

D/Aアンプの設計と製作②D/Aコンバータ編

製作★別府俊幸

●本文製作記事参照

(上) D/Aアンプの内部を見る。下側がI/Vコンバータとアナログ・フィルタ。
 ↑横から同部分を見たところ。
 →D/A基板。中央がTDA1541A。

D/Aアンプの設計と製作

別府俊幸



第2回 D/Aコンバータ編

はじめに

ビット数え唄、1ビット狂騒曲も一頃のブームを通り越した感があります。8倍オーバーサンプリングだ、いや16倍だ、18ビットD/Aだ、20ビットだ、と数字の競争が繰り広げられましたが、騒いだわりには出てくる音は、代わり映えしなかったように思います。中には「フィルタリング」ではなく「補間」によるオーバーサンプリングをうたい文句にした製品もありましたが、これにしたところで聴いて分かるほどの違いはなかったようです。

オーバーサンプリング次数競争はLSIのスピードの制約から、また、ビット数競争はD/Aチップのコスト上の制約から頭打ちになった頃、飛躍的に音を改善するとの触れ込みで1ビットなるD/Aチップが登場しました。が、これまた、たいして変わり映えする音ではありません。そして1ビットでもまた2次、3次のMASH、4次の $\Delta\Sigma$ と、飽くことのない数字競争が繰り返されています。しかし、おそらく

はこれもまた、音に変化はもたらさないことでしょう。

未だに初期の4倍オーバーサンプリング14ビットのプレーヤを最上のモノとして誉める人もいるように、最新の1ビットプレーヤとて、音が良くなつたと言えるシロモノではありません。ビット数にしたところで、音を聞いただけで20ビットD/Aなのか14ビットのD/Aなのかを当てられる人は、私の知る限り1人もいません。おそらくは、ノイズシェーピングの次数であっても、音を聞いただけで区別できる人はいないでしょう。

改めて述べるまでもありませんが、これらの数字で表される技術は、音に影響を及ぼす要因ではありません。私などは、音のための技術ではなく、コストダウンの技術であり宣伝のための技術でしかないと決めつけています。

アンプにしたところでそうですが、CDプレーヤも数字に表れないところで音を支配するパラメータがあります。ひずみ率が低ければ良い音だと信じたい気持ちは私にもありましたが、1%ものひずみを発生するアンプが

0.01%のアンプより必ず悪いとはとても言えないように、14ビットのD/Aコンバータが20ビットより必ず悪いとはとても言えません。

また、表面に現れる技術は数字に限りません。「NFイコライザ」、「CRイコライザ」、「B級」、「新A級」などアンプの動作そのものを表しているかのようなパラメータもあります。さしつけ、CDプレーヤでは「チェビシェフ」などフィルタのカープ特性や、「R-2Rラダー」「DEM」などD/Aコンバータの方式がこれに相当するでしょう。

ですが、A級は音が悪いと言うマニア氏も、B級でも良くないアンプが多数あることは知っています。金皮のRは例外なく音が悪いと主張する別府某にしたところで、カーボンRにも悪いものが多数あると考えています。

CDプレーヤにしたところで同じです。D/Aの変換方式が音に影響する割合が、Rに使われる抵抗体の材質の影響よりも、基準電圧源の方式による影響よりも、チップのパッケージ材質による影響よりも、パッケージの大きさによる影響よりも、プリントパターン

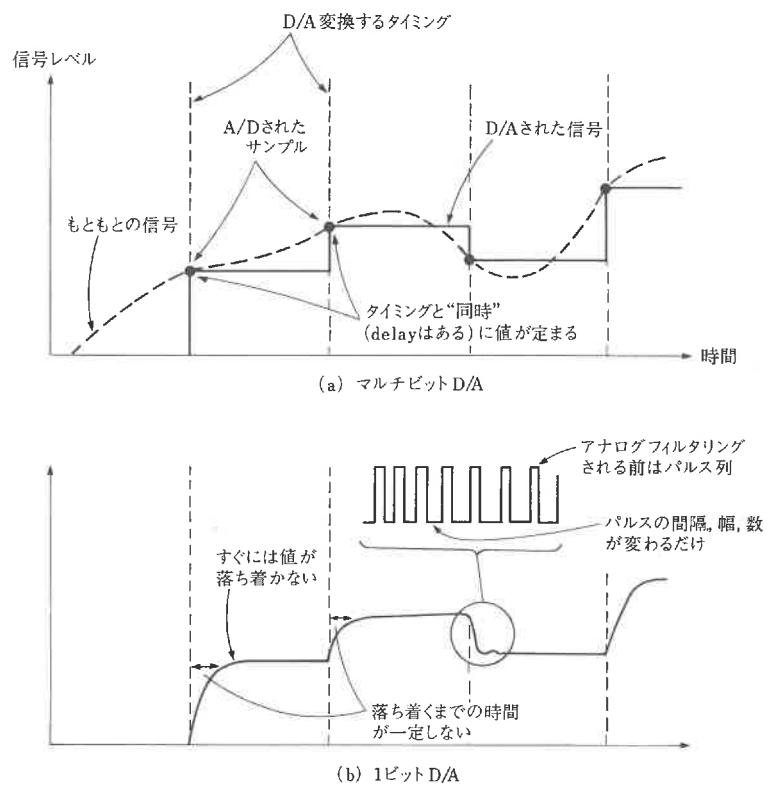
による影響よりも、……の影響よりも、支配的であると結論できる証拠はどこにもありません。まして、CD全体の中でD/Aの音が支配的であるという証拠はどこにもありません。

結局のところ、数字になるところ、他との違いが素人にもわかりやすいところ、だけが宣伝され、オーディオ雑誌に書き立てられ、一人歩きしているに過ぎません。

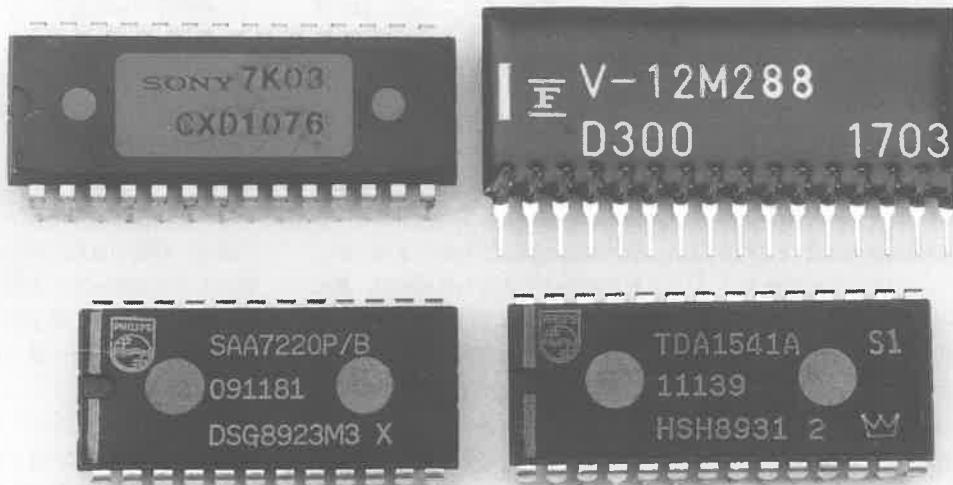
前回の山崎邦彦氏に続いて、私もD/Aアンプの本質に迫ってみたいと思います。

D/Aコンバータ

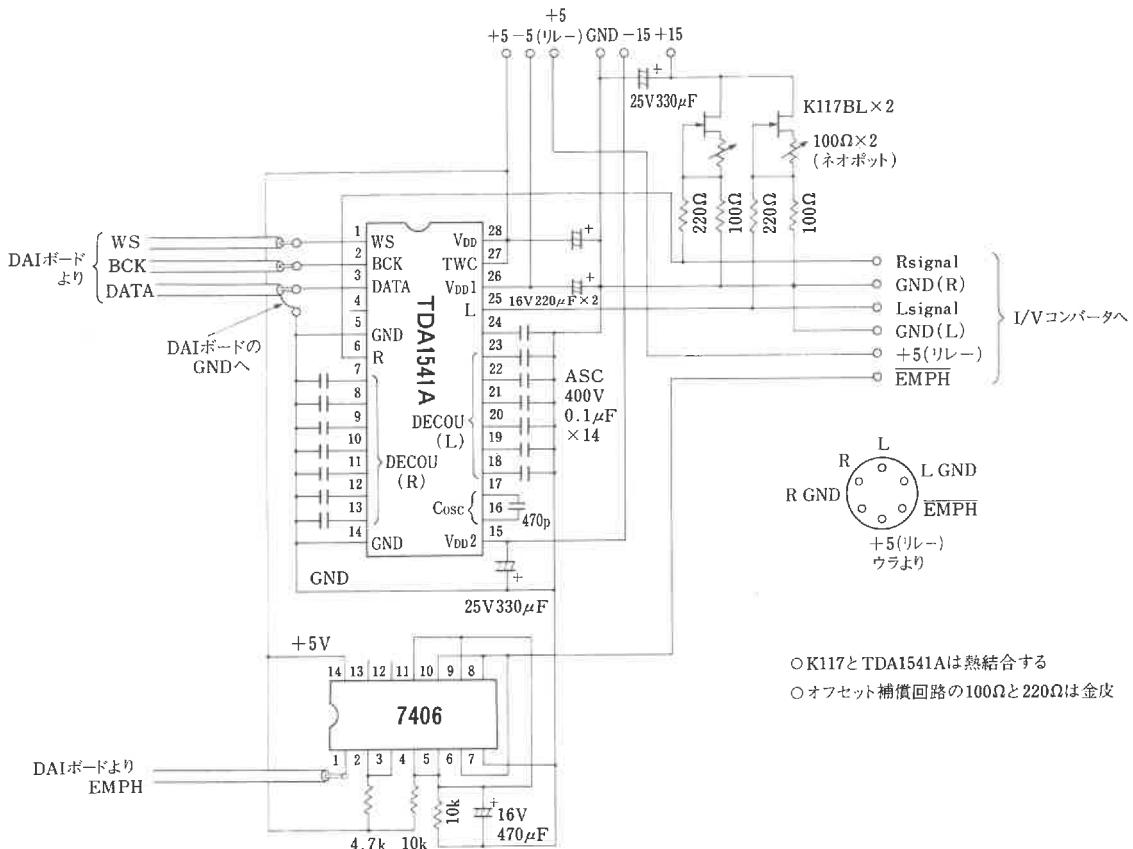
D/Aは、マルチビットに限れば完成度は極めて高く、どれを使ってもそう悪くはありません。これまでにフィリップス社やバーブラウン社やアナログデバイセズ社のいくつかのD/Aを比較試聴しましたが、それぞれに音の差はあります、それほどグレードの差



〈第1図〉 1ビット D/A には “D/A 変換の瞬間” がない



《本機に使用したディジタル・フィルタとD/AおよびDAI用IC外観》



○第2図(a), (b)
D/Aコンバータ基板
回路図と電源回路図

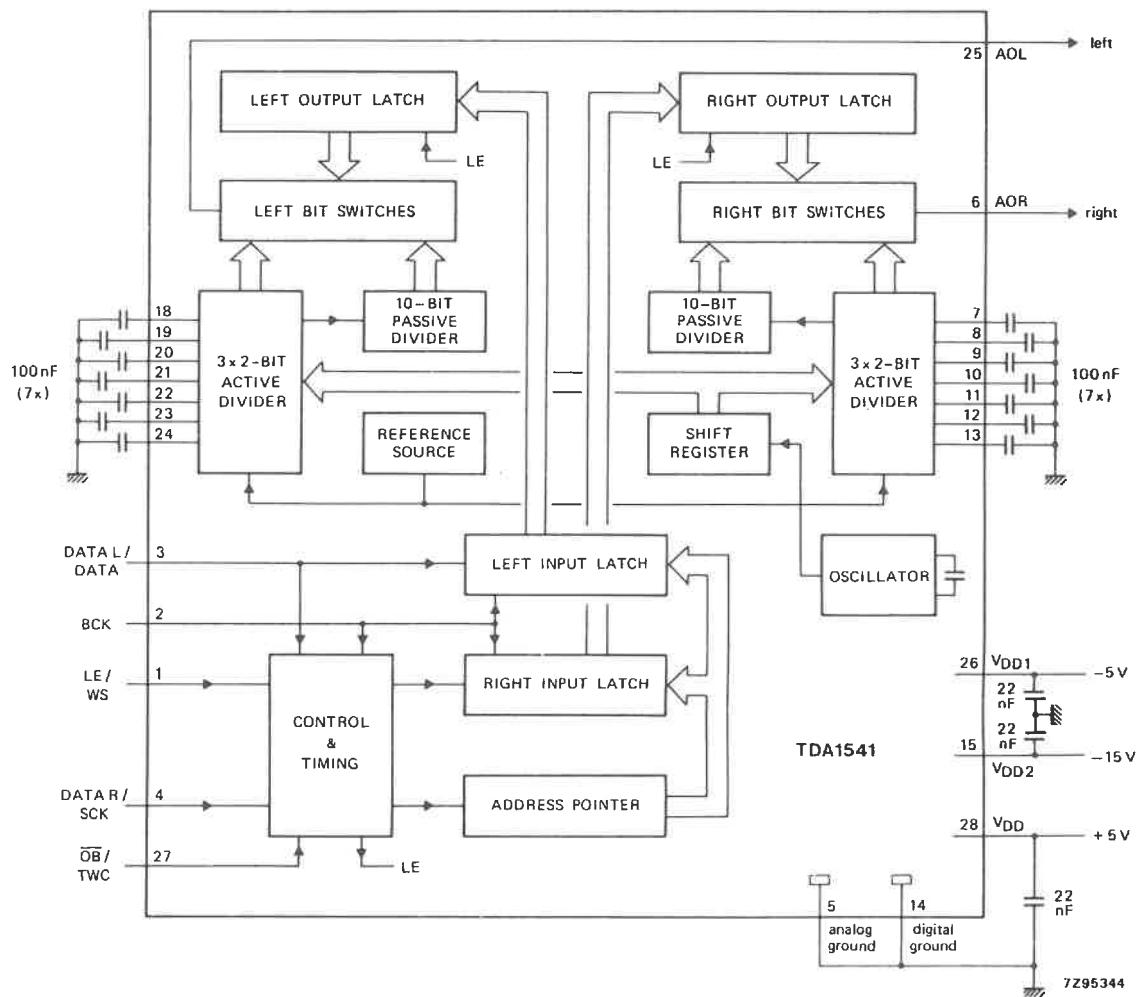
高域に独特のひずみがあり、とても使えたものではありません。

余談ですが、1ビット品種に例外なく共通のひずみっぽい高域がつきまとった原因是、原理的に変換時点が確定しないためと考えています。マルチビットでは、ある瞬間にデジタル値をアナログ信号に変換できますが、1ビットでは変換信号が時間的な広がりを持ちます(第1図)。ある時間幅のスイッチの出力を積分して、初めてアナログ値を得ることができます。もともとのデジタルデータが、ある時点のアナログ電圧をサンプリングした値ですから、D/A時にも変換時間をきちんと決めるべきでしょう。一時期、時間の揺らぎ(ジッター)が音質を悪化させると騒がれました(私はジッターだけが原因とは考えていませんが)、1ビットD/Aはジッターどころの話ではありません。いくらノイズシェーピ

は感じられませんでした。今回は、デジタルフィルタをSAA7220P/Bと決めましたので、インターフェースが容易なこと、低域のす太い音が好みに合う点でTDA1541Aを使いま

す。

なお、マルチビットに限ると記しましたが、1ビットは私の聞いた限りどれもこれも、ふわふわした地に着かないう高域よりのバランスで、しかもその



〈第3図〉 TDA 1541 の内部ブロック (Philips 社データブック¹⁾ より)

ングで工夫したところで、変換時間の不確定性はそのままです。本質は変わりません。採用対象外です。

第2図にD/Aコンバータ部の回路を示します。TDA 1541 Aは、音の点で好みなのですが、使いやすさの点では最低です。インターフェースは実質的にI²Sに限られていますし、外付け部品の多さでもピカイチです。しかも、その外付け部品にASCを14個も必要とするなど、製造者の立場からはなんとしても使いたくない石です。

第3図にTDA 1541 Aの内部構造¹⁾を示しますが、基準電源からの電流を、上位6ビットはDynamic Ele-

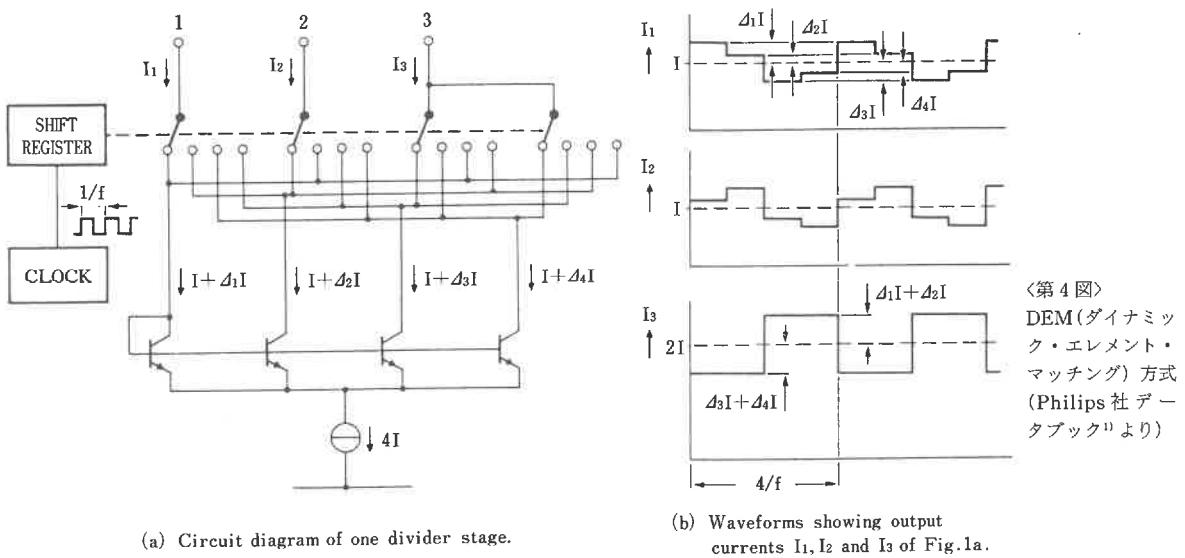
ment Matching (DEM)によって分流し、下位の10ビットはEmitter Scalingによってわけています。DEMは高速のスイッチ切り替えによって電流を分割する方式(第4図)で、無調整で高い精度が実現できます。しかし分けられた電流にリップルが残ってしまいます。このため、IC内部のRと外付けのCによってフィルタを構成し、リップル分を減らします。

となると、当然のことながら、このフィルタに使用するCによって音はコロコロ変わります。ここは、なんとしてもASCを使わなければなりません。(TDA 1541 Aの動作については拙

稿(ラ技89年10月号80~92ページ)をご覧ください)。

が、ASCよりもなによりも、使う上での一番の問題は、出力電流のオフセットです。他社のD/Aが内部に定電流回路を備えバイポーラ出力となっているのに比べ、TDA 1541 Aは0~4mAのユニポーラです。無信号時には-2mAで、±2mA幅でスイングします。

当然、そのままI/V変換すれば、出力電圧もオフセット付きになってしまいます。ですからカップリングキャパシタを使う(第5図)などして、オフセットをキャンセルしなければなりません。



〔(a)図〕 定電流源($4I$)はトランジスタの V_{BE} - I_c 特性を利用したエミッタ・スケーリングによって $I+4_1I$, $I+4_2I$, ..., と4分割される。この電流を高速でスイッチングし, I_1 , I_2 , I_3 (I_1 の2倍)を得る。

クロックのデューティ比が高ければ, $I_1 \sim 3$ の精度もすこぶる高い。

〔(b)図〕 しかしエミッタ・スケーリングでのバラツキ($\Delta_{1 \sim 4}$)のため, $I_{1 \sim 3}$ にはリップルが残る。

せん。

さらに、第5図の構成ではもう1つ不満な箇所があります。出力のバッファアです。

このバッファア、いわゆるエミッタフオロワなのでですが、これが良くありません。なにがって、音がよろしくないのです。シングル、NPN+PNP(逆だったのかな?)の2段、プッシュプル、そして2段のPP、そのブートストラップ付き、と考えられる限りのエミ

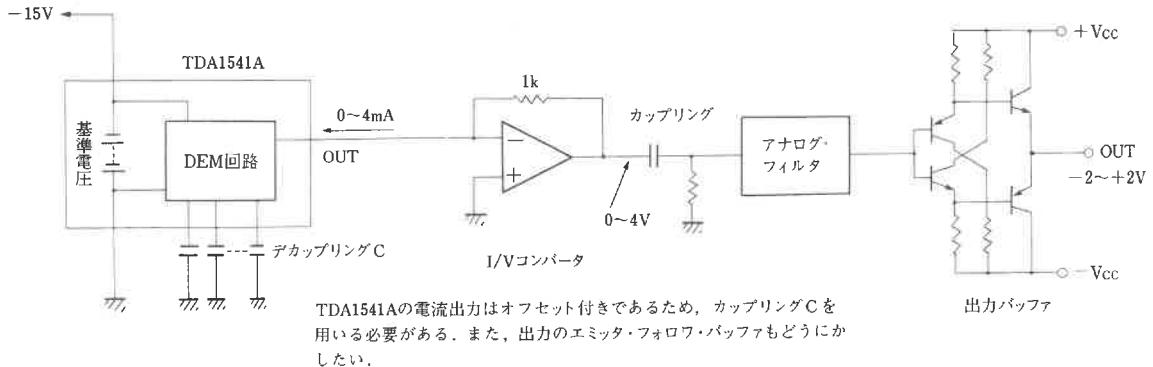
ッタフオロワを試しましたが、すべて同じ音、いわゆるひとつのエミッタフオロワの音がします。まだるっこいといふか、毛布をかぶったような、ねぼけたようなエミッタフオロワの音です。が、ソースフオロワにもしたくありません。

で、試しにエミッタフオロワを外して聞くと、実にスカッと晴れ渡った音です。グレードが違います。OPアンプをひとつ抜くことにも相当する差です。な

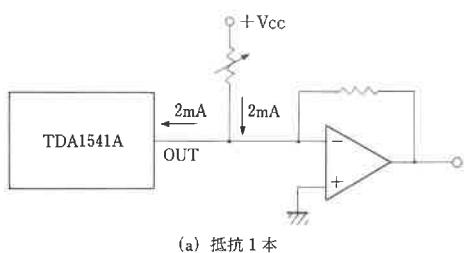
んとかしたいところです。

ところが、LCフィルタからの直接出力を考えると、出力インピーダンスを低くしたくなります。高インピーダンスではLがでかくなります。また、わが家のパワーアンプは 600Ω 入力でできていますので、2台パラにして実験するためには 50Ω 程度に下げたいところです。

で、ここでもまた、TDA1541Aのオフセット電流が問題となります。カ

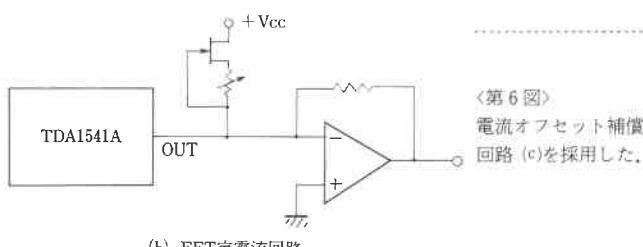


〈第5図〉 91年12月号でのD/Aアンプ構成



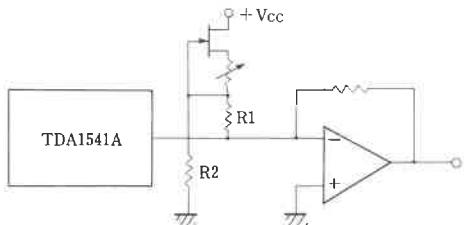
(a) 抵抗1本

TDA1541Aの温度ドリフトに合わせて
毎日調整すれば使える



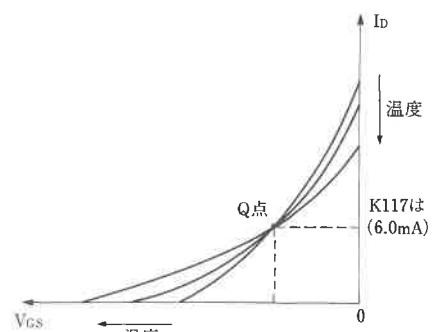
(b) FET定電流回路

FETのQ点に合わせない限り
オフセットは抵抗1本に劣る



(c) FET定電流+電流分配

FETとTDA1541Aのオフセットが打ち消し
あうようにR1とR2を選べば、完ぺきな温
度補償ができる



〈第7図〉FETのV_{GS}-I_D曲線と温度

す。

仮にI/Vコンバータで1mAを1Vに変換するとして、室温20°Cから80°Cまでチップ温度が上昇すれば

$$500 \text{ ppm} \times 60 \times 4 \text{ mA}$$

$$= 0.12 \text{ mA}$$

$$= 120 \text{ mV}$$

のドリフトです。わが家で使う分にはともかく、ラ技誌に発表できる水準ではありません。

そこで、山崎氏と2人がかりでオフセット補償回路を、FET, FET+Tr, 定電圧IC, その他と何種類か試しました。で、もっとも単純な構成で、もつともうまく補償できた第6図(c), 2SK117を用いた回路を採用しました。

FETのV_{GS}-I_D特性は第7図に示すように、I_Dによって温度係数が正になったり負になったりします。温度係数が0になる点をQ点と呼び、これよりI_Dが大きいときに負、小さいときに正になります。実験的にK117(BL)のQ点は6.0mA近辺(I_{DSS}により多少変化する)で、これよりわずかに大きいところでTDA1541Aの温度オフセットをうまく補償できることが分かりました。そこでI_D=6.4mAに保ち、電流を100Ωと220Ωで分流して2mAを作ります。

なお、私の試みた5種の電流補償回路を聞いた限りでは、回路による音の差は、あるかなと気がする程度です。これは別の回路を作った山崎氏も同意見です。しかし、その電流補償回路の「電源」の違いは聞こえます。

アップリングCを使うとなると50Ωはおろか、600Ωであっても数百μFです。これは、何を隠そうコスト的に大問題です。なんとかしてオフセットをキャンセルしなければなりません。

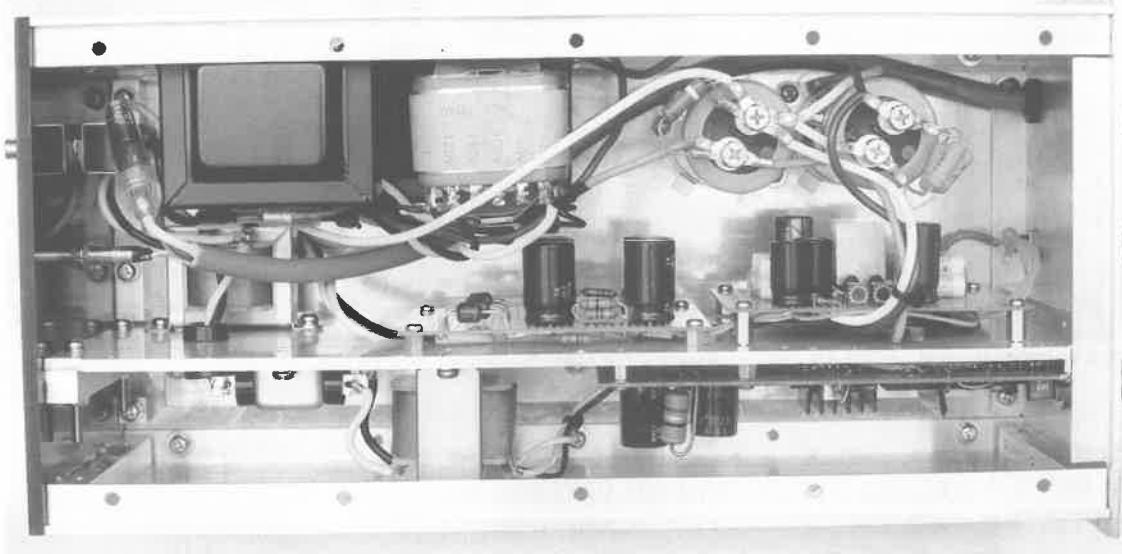
電流補償回路

まず試みたのが第6図(a)の抵抗1本です。どのみちI/Vコンバータで受けますから、D/Aの出力点の電位は0Vで動きません。ここに2mA流し込んでやれば、I/Vの出力電圧も0Vにな

るはずです。

で、なりました。1時間近くヒートランさせれば、です。

そもそもTDA1541AはカップリングCを使用すること前提に設計されているため、温度によって出力オフセット電流が変化します。設計者のシュワルナゼ氏らの論文²⁾によると「理論的な内部の定電流源での温度ドリフトは200ppm/°C以下」とのことですが、チップ温度が測れないで正確には分かりませんが、どう見積もっても倍以上、500ppm/°Cはありそうで



〈写真1〉 D/A部、上部がD/A部、シールド板を狭んで下部がDAI部となっている

組立と調整

写真1に示しますように、D/AはDAIボードと同居させ、I/Vコンバータのケースとは独立としました。同じケースとしても450×320ですから、19インチ標準ケースに納まります。が、わが家のラックには納まらないという身勝手な理由から別々のケースとしました。もちろん1つのケースに納めてもOKです。

第8図、写真2にDAI電源部を示します。DAIボードにはフェライト・ビーズ、EMIフィルタを介して専用の電源トランクから電源を供給します。なお、聴感上ビーズとフィルタの効果

はなんとなく音がくつきりする気がする程度です。DAI部とD/A部は4mmのアルミ板で仕切られ、一応のデジタル部アナログ部の分離シールドはなされています。

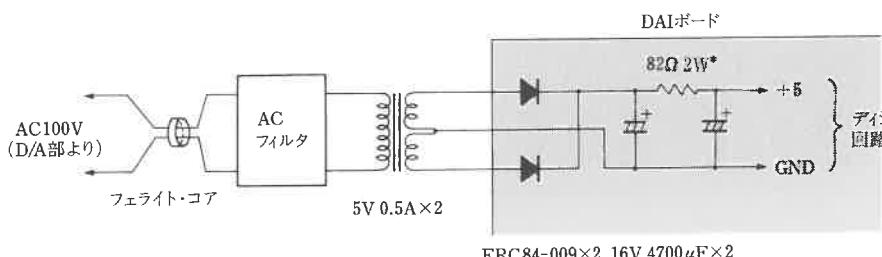
DAIボードは、3端子レギュレータを装備できるように設計されていますが、ここを82Ω 2Wの抵抗1本としたのは、いさかやりすぎです(と作った本人も考えています)。SAA7220 P/Bのみ適当に放熱板を接着します。かなり熱くなります。

DAIボードからのWS、CLK、DATAの3本の信号線は1.5D-QEVの同軸で引き出し、D/Aに供給します。シールド側はデジタルのGNDに接続し、1本だけをアナログ

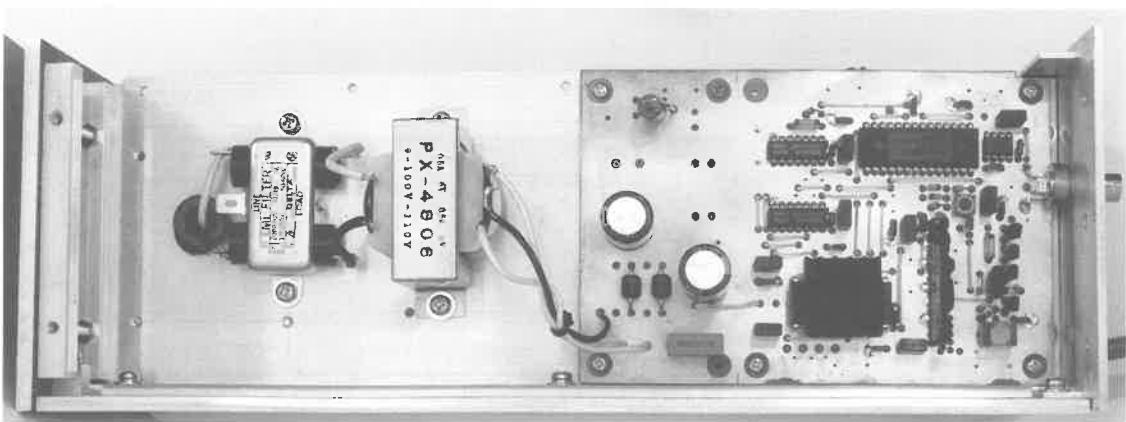
のGNDにも接続します(第2図a参照)。また、エンファシス信号も同軸で引き出し、アナログ部でオープンコレクタ・バッファ(7406)を通して、I/V回路のリレーを駆動します。リレーの駆動にデジタル用電源を用いたくなかったために複雑な構成としましたが、どれだけの効果があったのかわかりません。リレーの駆動電源は+4~10Vの範囲であればOKです。

D/AはサンハヤトICB93SG、ガラエポの穴開き基板に組み立てています。D/AとASCの下部に銅箔テープでペタースを作った基板もテストしましたが、音に違いは感じられず、安易な作りとなっています。

温度補償用のK117はTDA1541



〈第8図〉
デジタル系(DAIボード)
電源回路図。*
は要調整、本来は三端子レギュレータを用いる

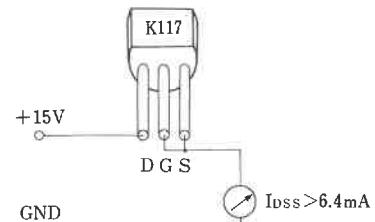


〈写真2〉 100Vラインを、フェライト・ビーズ、EMI フィルタを通してから電源トランジスタに配線している。効果のほどは保証のかぎりではない

Aにエポキシで接着します。ただしK117のBLランクは $I_{DSS}=6.0\sim14.0$ mAですが、本機の補償回路では $I_{DSS}>6.4$ mA必要です。組立前に第9図の接続で選別して下さい。接着した後で交換となると悲惨です。10本中9本は使えます。

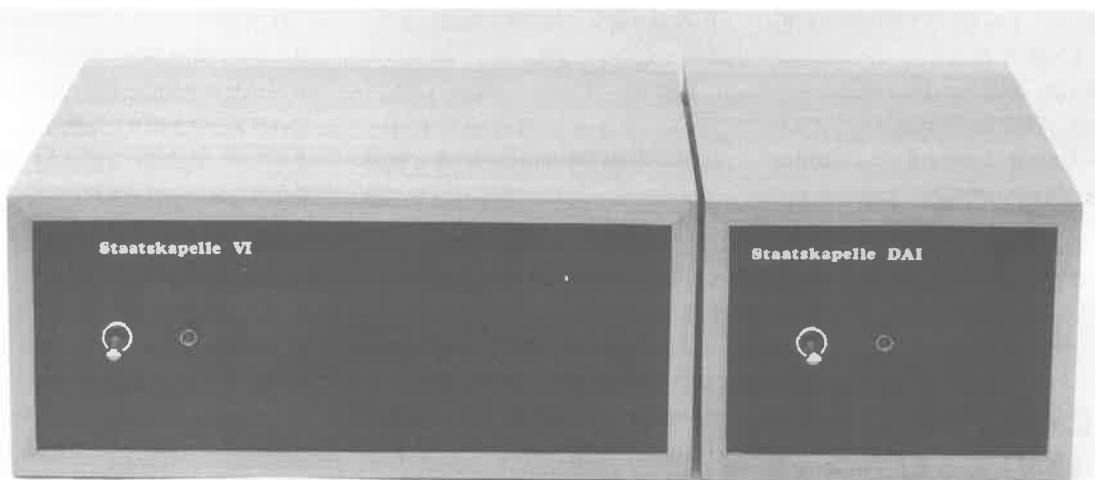
補償回路の 100Ω と 220Ω は温度特性を心配して金属皮膜タイプを用いましたが、ありがたいことにほとんど音に影響ないようです。手持ちのシンコーのタンタルとPhilipsの金皮を用いましたが、何でもOKです。半固定VRは温度係数の小さなNECの

ネオポット($\pm100\text{ ppm}/^\circ\text{C}$)です。TDA1541AにはDEM回路のリップルフィルタ用に14個の外付けキャパシタが必要です。で、これはASCです。カップリングを使うときと同様、Cの音がもろに聞こえてしまいます。ASCは、わずかに超高域が丸くなるというかぼける傾向がありますが、他のフィルムCのような陰うつなピークのないところがグッドです。今回は $0.1\mu\text{F}$ とケチりましたが、 $0.22\mu\text{F}$ をお勧めします。もっと容量を欲張った方が良くなると期待できますが、外形寸法も大きくなります。

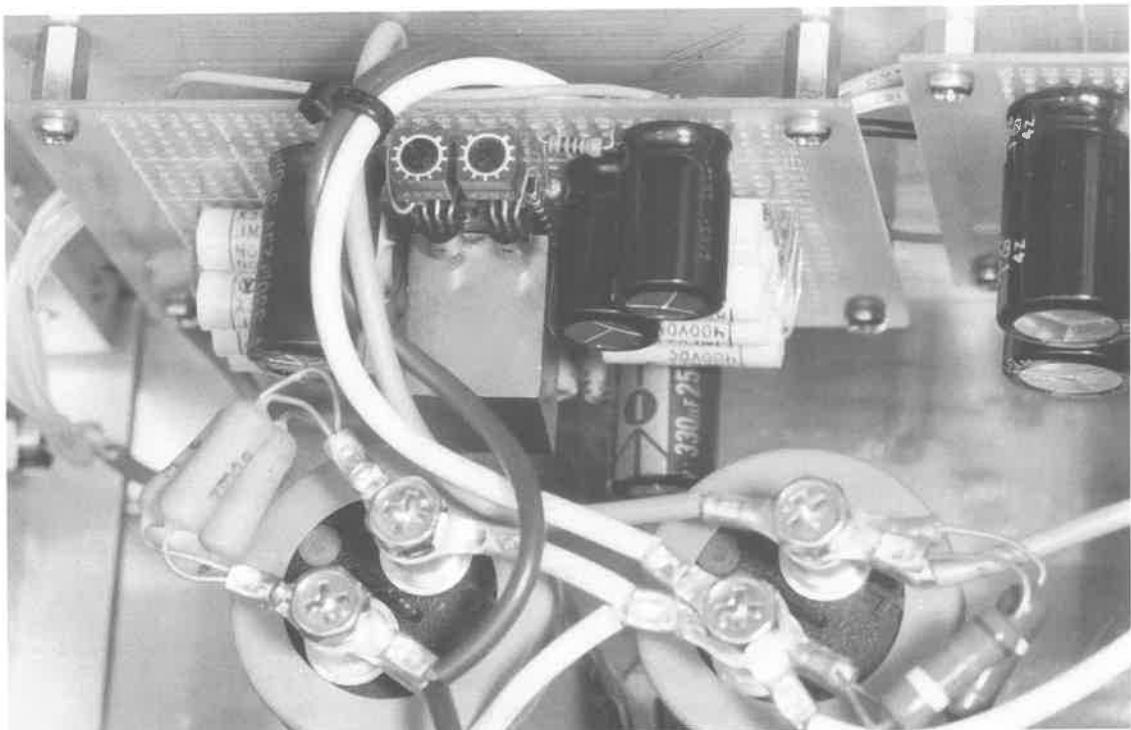


〈第9図〉 K117 BLの選別法

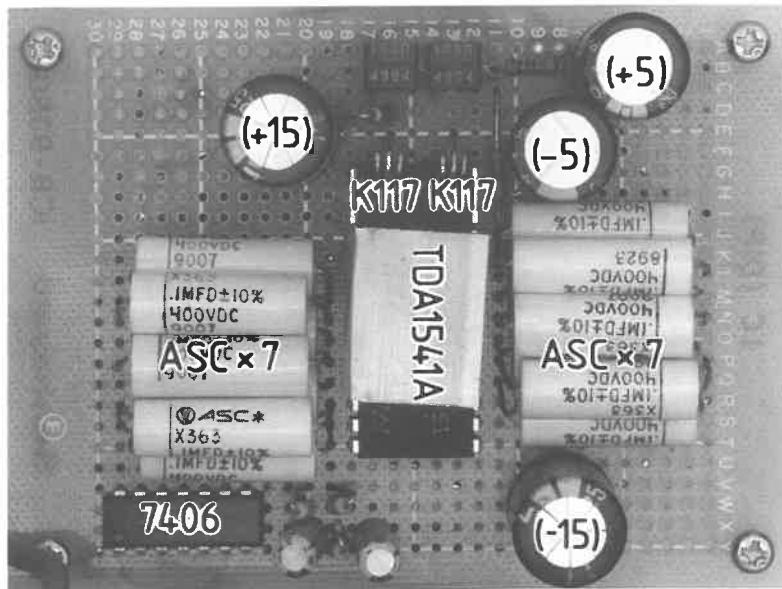
写真3にD/A基板を示します。写真でお分かりのように、D/Aの上には重石が載っています。東急ハンズ(池袋)で見つけた $20\times20\times20\text{ mm}$ のしんちゅうのサイコロ(@¥170)を削ったもので53gあります。載せると音が



〈本機DAアンプの前面外観〉



〈写真3(a)〉 D/A 基板。TDA 1541 A には“おもり”がのせられている



〈写真3(b)〉 D/A 基板部品配置図（ほぼ原寸）

くっきりしゃっきりはつきりします。
朝倉勇一氏に教わったアイデアですが、
氏によると 100g 位までは増加させると効果あり、だそうです。

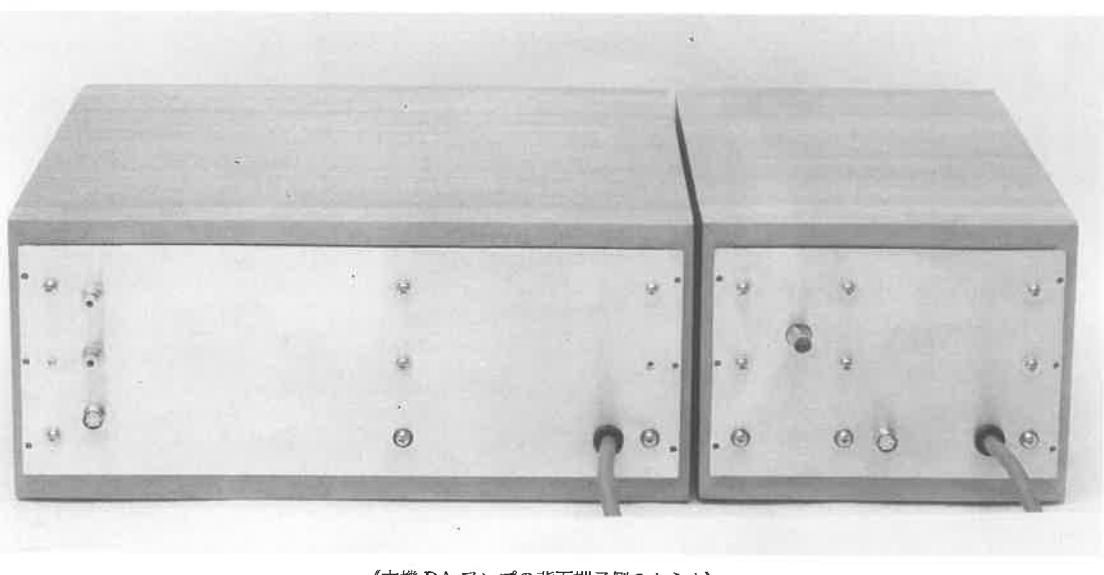
さて、TDA 1541 A には -15 V , -5

V , $+5\text{ V}$ の 3 電圧が必要です。 -15 V は D/A 出力の素となる基準電源に供給され、 -5 V は内部のアナログ SW 用、 $+5\text{ V}$ はディジタルロジックとアナログ SW 用と推定しています。

GND 端子はディジタル用とアナログ用の 2 つがあります。が、すべての電源、GND をアナログとして扱います。今回は、D/A 専用トランジスタしました。

また、電流補償回路を用いますので、専用に $+15\text{ V}$ も必要になります。第2 図(b)に示しましたように、 -15 V 用、 $+15\text{ V}$ 用、 $\pm 5\text{ V}$ 用と 1 つの D/A に 3 つのトランジスタ（実は実験時には $+5$ と -5 V も別トランジスタとしていた）を用い、さらに、凝りに凝りすぎた感が作った本人にもありますが、電圧安定化回路（安定化電源とは呼ばない）は、一切用いておりません。

$+15\text{ V}$ は、 -15 V ほどではありませんが、それでも、ケミコンの違い、チョークありなしの違いが音に現れます。 -15 V はアナログ回路と同じく、電源の質がもう効いてきます。が、 $\pm 5\text{ V}$ はそれほど影響ないようです。1 石レギュレータを使用しても良いでしょう。



《本機 DA アンプの背面端子側のようす》

なお、 -15 V 電源は、 -12 V あたりから TDA 1541 A 内部の定電流源が動作するため、十分なシャント電流を流しておかなければ立ち上がらなくななります。ここではブリーダー R を 200Ω として 75 mA も流していますが、最低でも 25 mA は消費するように設計して下さい。

パスコンは、 $+$ と -15 V のみ ADAM としましたが廃品種です。マルコンの NUM を推奨としますが、好みで決めましょう。ケミコンはこれで決まりという品種が見つかりません。 $+$ と -5 V はなんでも可です。本機では高価な某オーディオ用を用いていますが、試聴の結果不採用となつたものが余っていたからです。

$\pm 15\text{ V}$ のブロック C は、愛用のニッケミの GW が製造中止となり、日立の HCG 6 A(これも最新カタログでは保守品種)を使いました。が、GW と比べると低域が出てこないのが気に入りません。(その後入手したニッケミ SME の $25\text{ V }39000\mu\text{F}$ は GOOD です)。

Di は富士の ERC 84-009 です。これしかありません。DAI ボードにまで使いましたが、こちらは過剰品質でし

ょう。

組立が完了したら、配線をもう一度確認の後、パワー ON します。私のように電圧安定化回路を使用していない方は、それぞれの電圧を、

デジタル部 $+4.5\sim 5.5\text{ V}$

D/A 部

-15 V $-14.0\sim 16.0\text{ V}$

-5 V $-4.5\sim 5.5\text{ V}$

$+15\text{ V}$ $+14.0\sim 20.0\text{ V}$

$+5\text{ V}$ $+4.5\sim 5.5\text{ V}$

の範囲に調整します。始めは直列抵抗を 50% 増(抵抗値を大きく)に、ブリーダー抵抗を 50% 減(抵抗値を小さく)にしておき、上限を越える個所がないことを確認した上で、1つずつ調整します。電圧が低い分には動作しなくなるだけですが、高いと壊れるかも知れません。

D/A のオフセット調整は、I/V 部も接続した後になります。 100Ω の VR を回し、オフセット電圧を $0\pm 10\text{ mV}$ に調整します。電源投入直後に合わせれば、その後もほとんど動きませんが、1時間以上動作させた後に再度確認して下さい。

なお、DAI 部は電源オン、オフ時に派手にオフセット電流が生じます。気

になる方は1分のタイマーリレーを用いてください。

(参考文献)

- 1) Philips, Data Handbook (Integrated Circuits), 1988
- 2) H.J.Schouwenaars, et al., A Monolithic Dual 16-Bit D/A Converter, IEEE, J. Solid-State Circuits, Vol. sc-21(3), pp.424-429, 1986.

◇部品の入手について◇

入手の困難な LSI があり、読者各位にご迷惑をおかけしています。Philips 社 SAA 7220 P/B, TDA 1541 A につきましては、筆者より実費でお分けいたします。ご入用の方は、62 円切手を貼り、住所氏名を明記した封筒を同封の上、

〒101 東京都千代田区神田淡路町 2-1

倉持ビル 5 F

㈱アイエー出版 気付

別府俊幸 宛

までご連絡ください。また、DAI ボードにつきましては、3月号第7図の CS 8412 が共立電子産業(06-644-4446)で扱っています。

△訂正△

前号カラーページの「DAI アンプの製作」者名は別府俊幸氏に訂正させていただきます。