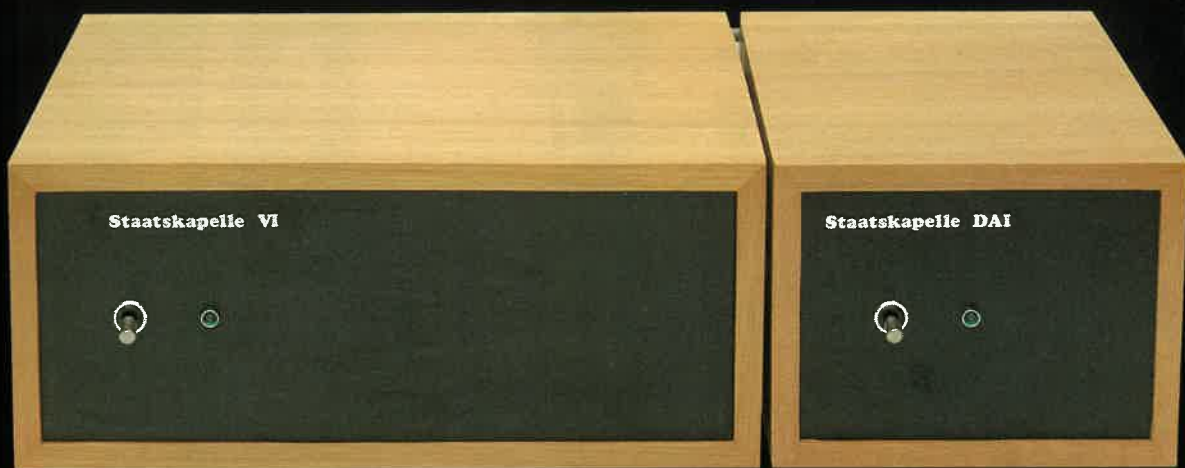


ONLY ONE PRODUCTS

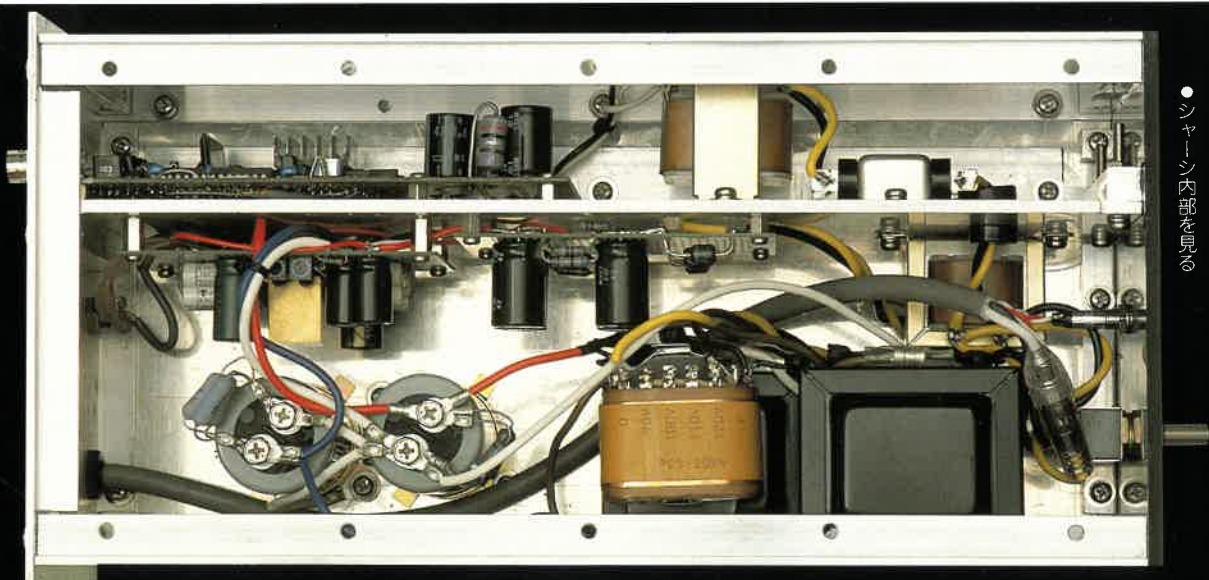


●D/Aコンバータ(左, 次号紹介) とDAI部(右)

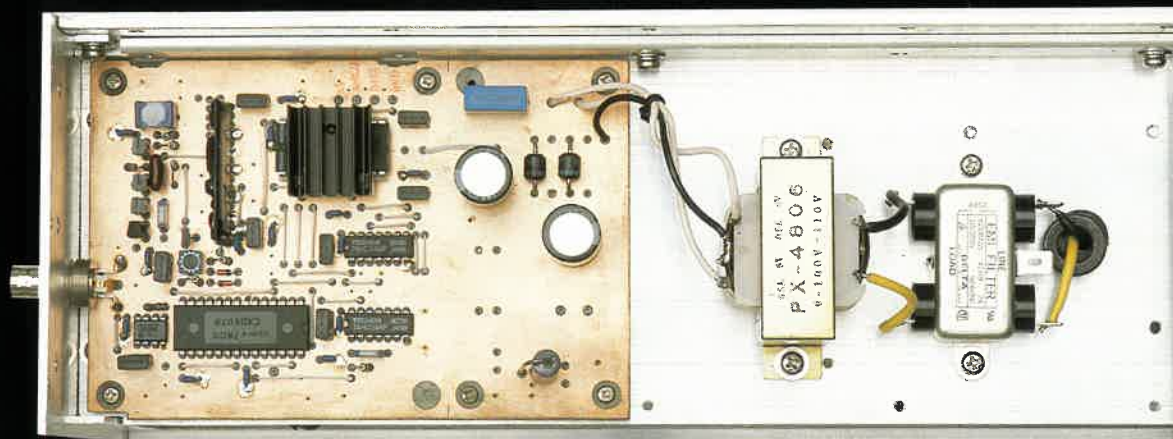
DAアンプの設計と製作① DAIボード編

製作★山崎邦彦

●本文製作記事参照



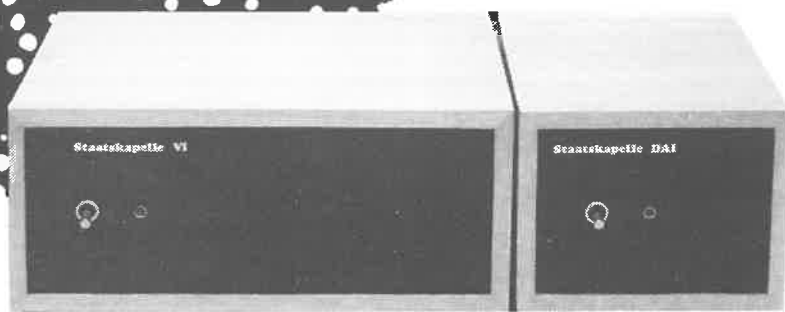
●シャーン区部を見る



●DAIボードのクローズアップ

D/Aアンプの設計と製作

別府俊幸/山崎邦彦



第1回

DAIボード編

山崎邦彦

はじめに

CDが誕生してから、昨年で10周年になりました。この10年間に進歩したこともあれば、足踏みしていることも、後退したこともさえるように思います。

今月から3回に分けてその問題点を検証しながら、D/Aアンプを製作していきたいと思います。第1回目の今回は私が担当する「DAIボード編」、2回目からは別府俊幸氏に交替して、「D/

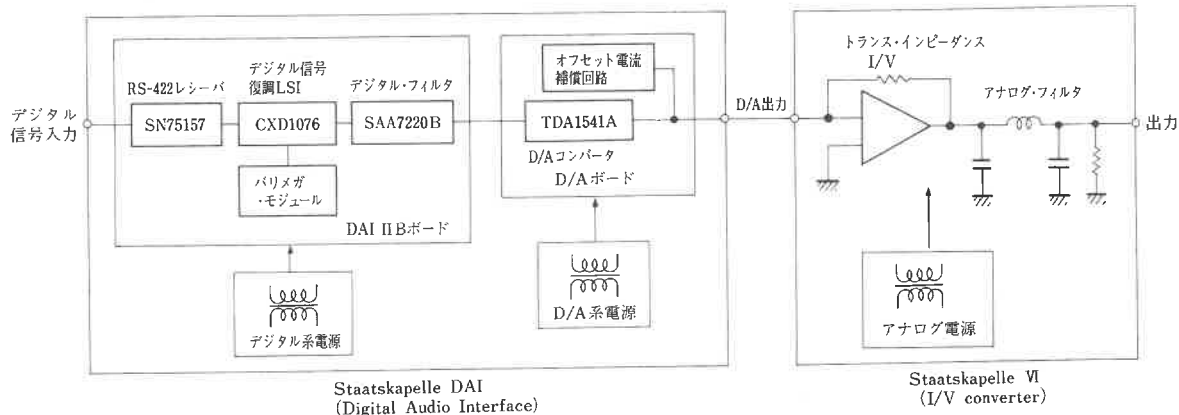
Aコンバータ編」、「I/Vコンバータ編」と続きます。全体のブロック・ダイアグラムは第1図のとおりです。

ついでに第2図も見てください。これはCDから音が出てくるまでの、再生系の構成です。針でひっかけば即、音が出てくるアナログ・ディスクと異なり、CDに記録されているのは音そのものではありません。音をサンプリングしてデジタル変換したデータです。このデータをピットというアナボこの反射から読み出すのが、CDのしくみです。少なくともデジタル・フ

ィルタの前段までは、このアナボデータであり、D/Aコンバータで初めて耳に聞こえる音に戻されます。つまり、デジタル・データの伝送においては音質劣化が生じません。

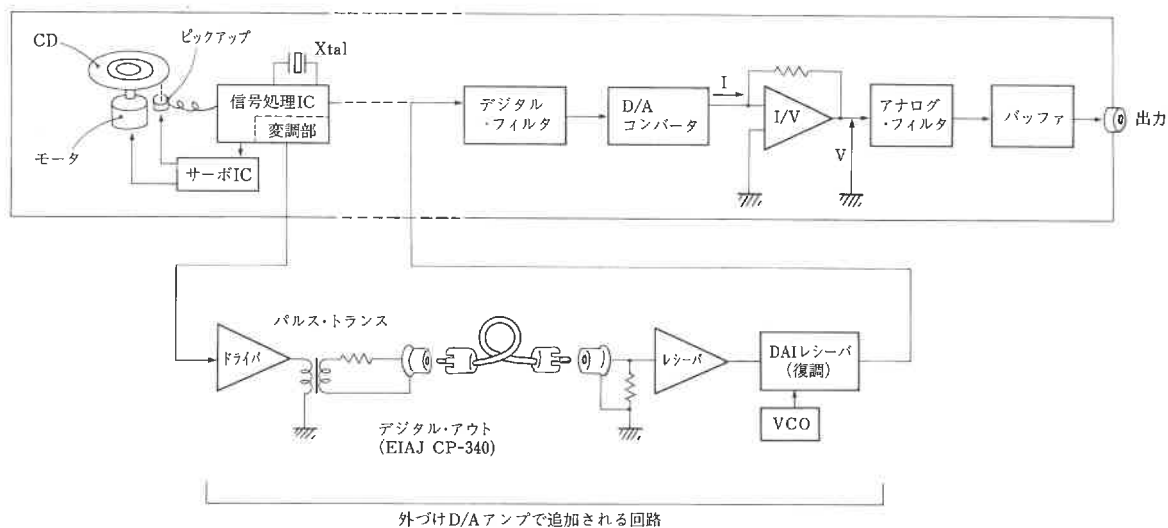
な〜んちゃって！これが事実でないことは、みなさんもよくご存知のとおりです。

外づけD/Aアンプでは送り出しのCDプレーヤによっても音が変わりますし、CDプレーヤとD/Aアンプを結ぶケーブルでさえ変わるといわれています。そう、第2図の各パートはす



〈第1図〉 本機のブロック・ダイアグラム

一体型CDプレーヤ



〈第2図〉 CD再生の構成

べて、なんらかのかたちで音に影響しています。しかし、フタを開けずに改善できる部分はわずかでありません！

たとえば、接続ケーブルの差を聞き分けられる人であっても、デジタル・フィルタ IC ごとに音が変わることを指摘することがないように、フタを開けずに論じたのではそこまで踏み込めないからです。つまりデジタル・オーディオにも「自作してみなければ分からないナゾ」が山ほどあったのです。この数年間にわたる実験で、それが少しずつ分かってきました。今回お話しするのは、そんなことです。

概要

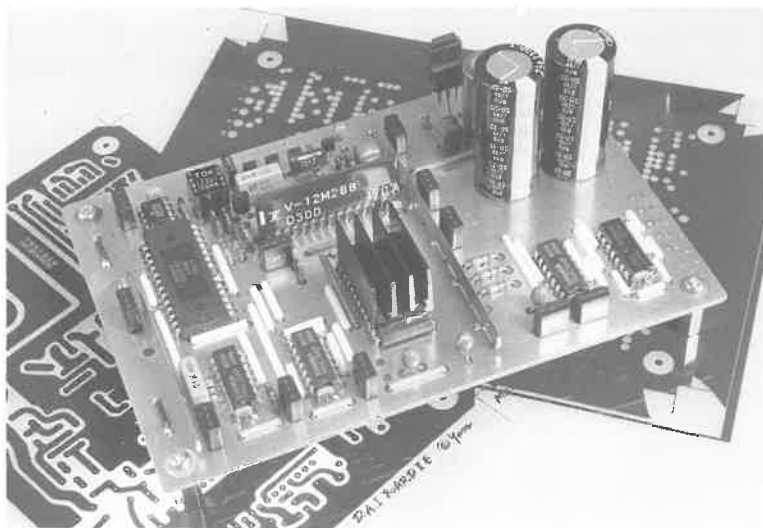
さて、D/A アンプでは CD プレーヤが読み出した信号をもらって、D/A 変換を行います。したがって第2図のように、余分な回路を付加しなければなりません。この回路による劣化さえなければ、音質に影響する多くの要素をコントロールしやすい外づけ D/A アンプのほうが有利です。しかしもし劣化があるのなら、一体型を超えることは難しくなってしまいます。問題

点があるとなれば、どこでしょうか。

CD プレーヤのカタログには、ワウフラックが水晶精度と表記されています。その理由は本誌昨年12月号「デジタル・オーディオのデータ処理のしくみ」にあるように、信号処理 IC のメモリが回転系のワウフラックを吸収できるからです。そのために信号処理 IC の近くに水晶を置いて、純度の高いクロックを供給しています。一体型では、盤の回転も D/A 変換部も、このクロ

ックを標準にコントロールできるのが強みです。

一方の外づけ D/A アンプでは、CD プレーヤのデジタル・アウト信号だけを頼りに、すべての信号を復元しなければなりません。標準となるマスター・クロックさえも！です。そこで多くの DAI レシーバ IC は内部に PLL 回路と VCO (電圧制御発振器) をもち、CD プレーヤと同期したクロックを作り出す構造になっています。とこ



▲写真は DAI ボード 2 号の外観

ろがこのクロックは純度が低く、音質に悪影響を与えていたのです。いわゆるジッターです。ジッターの影響があるかぎり、一体型を超えることはできません。外づけ D/A アンプが成功するためには、なんらかの方法でジッターを除去する必要があるのです。

広義のジッターには、ワウフラッタ的なものからデジタル・ノイズまでを含んでいるようです。このうちワウフラッタ的な大きな揺らぎが、変・復調、送・受信を原因として発生することはまずありません。パイフェーズ変調回路もまた信号処理 IC に組み込まれており、直づけの水晶に制御されているからです。

デジタル・ノイズのほうの原因はほとんどが、伝送時の反射と飛びつきです。これは IC 内部でも基板のパターンでも、ケーブルでも発生します。これらのノイズに有効な対策は、インピーダンス・マッチングやシールドです。CD プレーヤと D/A アンプを結ぶケーブルを例にとれば、反射を生じないのは 75 Ω に設計されたものだけです。またプリント・パターン設計においては、引き回しの工夫が消極的ながら効果がありますし、ストリップ・ラインのように積極的にインピーダンス・マッチングをとる方法も考えられます。もちろんいちばん効くのは、回路の規模を小さくして IC を減らすことです！

このようにジッター成分を細かく検証していくと、D/A アンプ側のマスター・クロックの「揺らぎ」さえ抑えることができれば、一体型と同等のレベルになることが分かります。なぜなら、それ以外のジッター成分は一体型でも発生しているからです。

純度の高いクロックを得るためには、水晶などの Q の高い機械振動素子を使います。しかし、水晶はもともと発振周波数が安定していますから VCXO (電圧制御水晶発振器) しかなかった当時は、可変幅が小さくて CD

プレーヤと同期させるのに苦労しました。現在ではリチウム・タンタレートを用いた圧電 VCO (通称バリメガ・モジュール) が入手できるようになって、ジッターの問題はあっけなくクリアされました。

もちろんヒアリングで差がなければ、わざわざバリメガ・モジュールを使う合理的な必然性はありません。今回の DAC は 1 bit タイプではないので、ジッターの悪影響も少ないかもしれません。事実、差の少ない組み合わせもあるのですが、今回の IC については効果があります。ボケた感じがなくなってスッキリするのです。やはりバリメガ・モジュールを使うことにしましょう。

これで一体型に劣る要素は排除されましたから、あとは D/A 変換部に専念できます。

……と思った矢先にまた難題が！

デジタルフィルタの功罪

いうまでもなく CD に記録されている音声データは、44.1 kHz/16 bit です。このまま D/A 変換すると折り返し成分が可聴帯域のすぐ上に現われるため、急峻なアナログ・フィルタを必要とします。そこで音質劣化を避けるために、オーバーサンプリングのデジタル・フィルタが用いられてきました。ここで重要なことは、もし良いアナログ・フィルタが設計できて音質劣化がデジタル・フィルタより少なければ、デジタル・フィルタには出る幕がない！ということです。

CD 初期にはマジメに議論された問題ですが、デジタル・フィルタの普及につれて、このような観点からフィルタそのものを検討することがなくなりました。しかしデジタル・フィルタを選択する前に、元の 1 倍/16 bit の音を聞いておくべきではないでしょうか。もちろん、低次のアナログ・フィルタを用いただけでは、折り返し成

分による変調やアパーチャ効果による高域のレベル低下がありはしますが、それでも音質はへたなデジタル・フィルタを上回ります。一言でいえば「これがデジタル？」と耳を疑う自然な音なのです。

その印象に近いまま、折り返し成分とアパーチャ効果を解消できるデジタル・フィルタを探して見つけ出したのが、フィリップスの SAA 7220 PB です。

多くのデジタル・フィルタはチャラチャラした音がし、たとえば OP アンプの音です。OP アンプを多用した市販 CD プレーヤで気にならなかったのは、当然といえば当然でしょうか。しかし OP アンプを排した本機では、歴然とした違いが聞こえます。

実をいえば、最初に別府氏にすすめられて SAA 7220 PB の音を聞いたときにはピンとくるものがありませんでした。いくつものデジタル・フィルタを比較聴し、原点の 1 倍/16 bit を聞いてからその良さが分かったのです。なんのことはない、氏が 1989 年 6/7 月号に発表なさったことを追試して、同じ結論に達しただけでした。

そこでこの SAA 7220 PB を使いこなすべく徹底的に周辺回路を見直したのが、今回の「DAI ボード 2 号」です。

DAI レシーバの選定

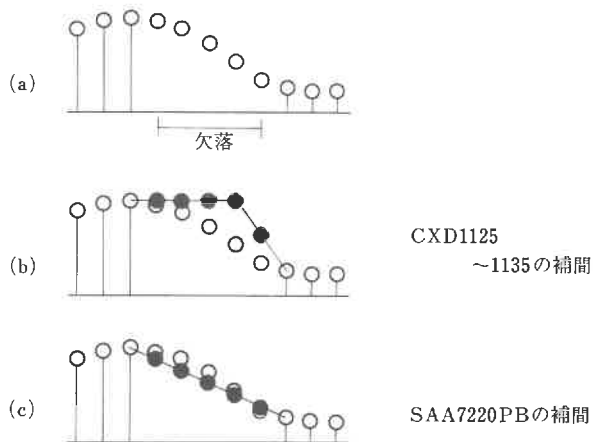
てなわけで一見順序が逆のように見えますが、DAI レシーバ IC は SAA 7220 PB との相性を第一に選定しました。

もう一度第 2 図を見てください。CD プレーヤからの信号は 1 本の同軸ケーブルで送られてきますが、これにはいくつもの信号が混ぜられています。DAI レシーバは、それを各信号に分離・復元する機能をもつ IC です。そのさい必要になる大もとのクロックがマスター・クロックで、これをそのま

ま、あるいは分周して各 IC のシステム・クロックにしています。いわばモノサシの目盛りで相当し、扱う信号より細かくなければなりませんから、実際の IC ではサンプリング周波数の 256 倍か 384 倍に選ばれています。各信号はこのマスター・クロックに同期して切り替わることで、データとしての意味をもつことができるのです。そのためには CD プレーヤとも同期している必要があります。そこで DAI レシーバの多くが発振器を内蔵していることと、これでは役不足なことはすでに述べました。

そこでバリメガ・モジュールの併用を前提にした場合、今度は DAI レシーバに VCO を内蔵している必要がなくなります。むしろノイズの発生源となり、百害あって一利なしです。同様にノイズ対策上から、マスター・クロックは SAA 7220 PB のシステム・クロックと同じ 256 fs でなければなりません。そのような IC が存在するでしょうか。

今までにも 3~4 種の DAI レシーバ IC を使った経験がありますが、設



図aのように DATA が欠落している場合、CXD1125~35はbのように前値ホールドし、最後の1個のみ次値との平均をとる

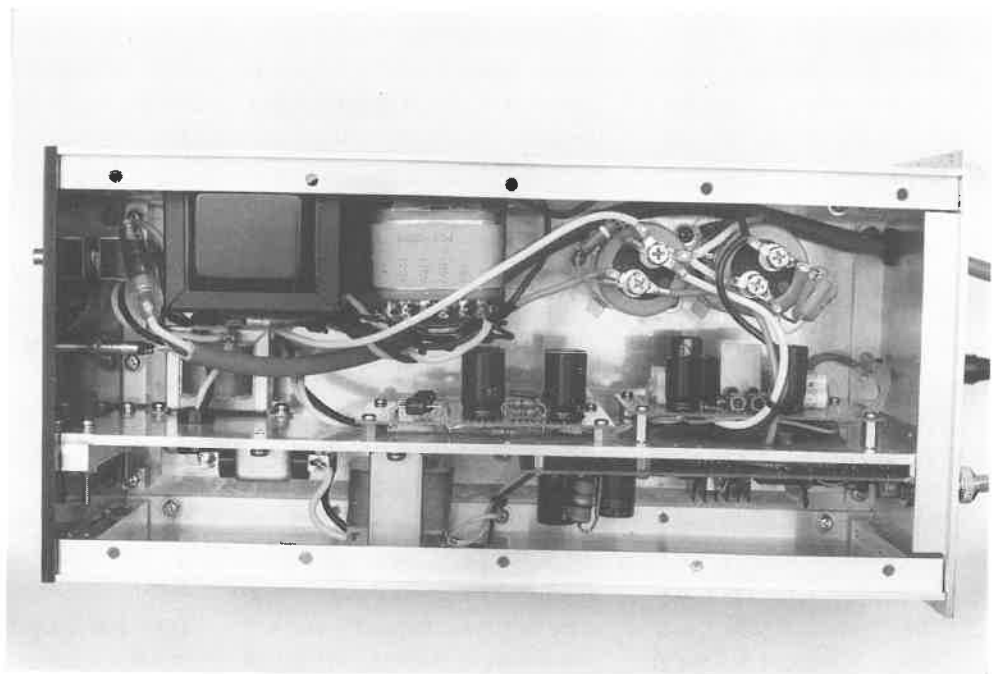
SAA7220PBは、前後を直線で結んだデータを演算して差し替える。演算できるのはエラーが連続8個まで。もちろん16bit分解能ではある

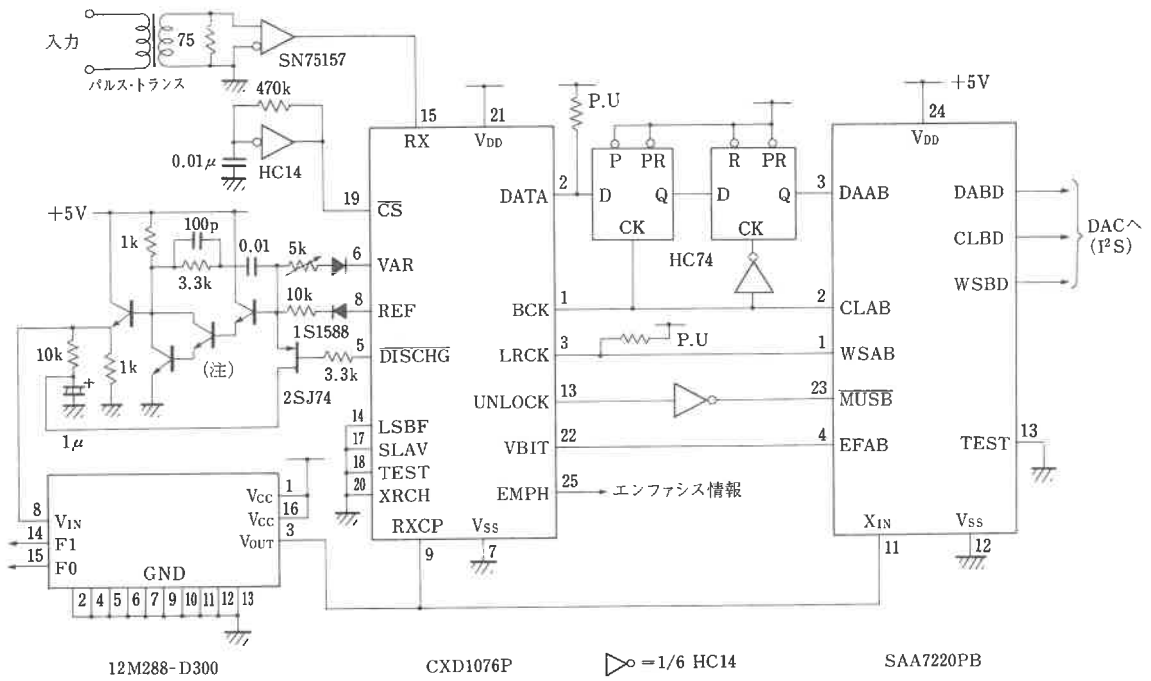
〈第3図〉(文献③、⑤より引用)

計の時点で再度、内外のほとんどの IC の資料を検討しました。しかしいずれも VCO を内蔵しており、かつ外部 VCO では動作しませんから、今回のコンセプトには合いません。もちろんこれらの IC でも 2 役 PLL 回路を組みれば使用可能ですが、たとえば 384 fs と 256fs のクロックを同居させた場

合、それぞれの 2 倍 3 倍…… 1/2 倍 1/3 倍……はもちろん、 $384 - 256 = 128$ fs といった周波数にもノイズが発生します。128 fs は 384 fs の 1/3、256 fs の 1/2 ですから、スペアナで見ると大きなピークを生じていることが確認できます。やはりクロック=ノイズ源は 1 つに統一すべきでしょう。

●DAIアンプの内部を見る



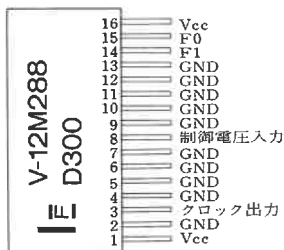
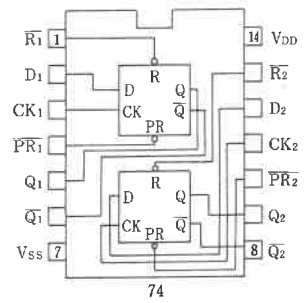
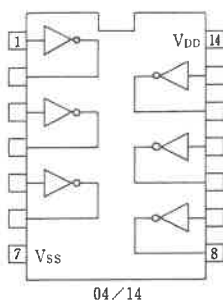
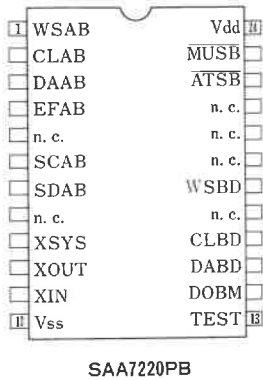
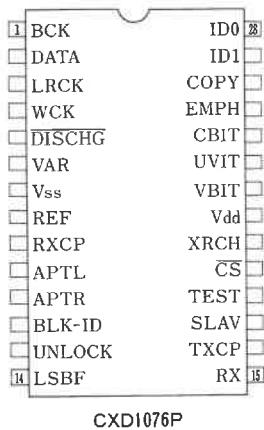


〈第4図〉 DAI ボード 2号全回路図

このような消去法が残ったのが、ソニーのCX 23053とCXD 1076Pで

した。じつは両者とも廃品種なので、速らく見つけた方を使ってください。

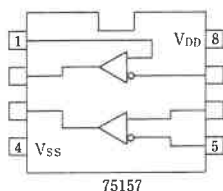
どちらでも動作することを確認してあります。どちらかといえばCXD 1076Pが、Vbitを出力する機能をもつぶんやや有利です。このVbitとは、データが誤っているときの目印です。Vbitが



■切り替えビット指定

F1	F0	発振周波数
H	H	32kHz×256
L	L	44.1kHz×256
H	L	48kHz×256
L	H	停止

圧電VCO



〈第5図〉 ICの端子配列 (文献③, ④, ⑤より引用)

端子番号	I/O	端子記号	端子説明
1	*O	BCK	デジタルオーディオデータのシフト・クロック出力。
2	*O	DATA	復調されたデジタルオーディオデータのシリアル出力。
3	*O	LRCK	オーディオデータのL/Rチャンネル識別のためのパルス。XRCH端子によって、極性を切り換えることができます。XRCH="L"の時RchがHigh。
4	*O	WCK	LRCKの2倍の周波数をもつパルスで、1 wordの区切りを示す出力。このパルスの立ち上がりまでで、1 wordを構成しています。
5	O	$\overline{\text{DISCHG}}$	クロック抽出のための外付けPLLがun-Lock状態になった際、LockさせるためのトリガーとなるLow-Activeのパルス出力。
6	O	VAR	外付けPLLのSink電流を決めるためのLow-Activeのパルス出力。
7	—	V _{SS}	GND端子。
8	O	REF	外付けPLLのSource電流を決めるためのHigh-Activeのパルス出力。
9	I	RXCP	外付けPLLで抽出されたfsの256倍のクロック入力。
10	O	APTL	アバーチャ補正用パルス出力。
11	O	APTR	アバーチャ補正用パルス出力。
12	O	BLK-ID	C-bitのBLOCKの先頭の同期をとるためのBLOCK検出パルス出力。
13	O	UNLOCK	外付けPLLのLOCK状態の検出出力。“L”でLockしています。
14	I	LSBF	オーディオデータのシリアル出力の先頭が上位か下位かを切り換える入力。 “H”：LSBファースト，“L”：MSBファースト
15	I	RX	デジタルオーディオインタフェースフォーマットで復調されたデジタルI/Oデータの入力。
16	*O	TXCP	外部機器のマスタクロックとして使用すべき128fsのクロック出力。
17	I	SLAV	データTXCP、WCK、LRCK、BCKの出力端子をHi-zにできる端子。 “L”：Normal状態，“H”：Hi-z状態
18	I	TEST	TESTモードとNormalモードを切り換える入力。 “H”：TESTモード，“L”：Normalモード
19	I	$\overline{\text{CS}}$	外付けPLLに必要な $\overline{\text{DISCHG}}$ を作り出すためのクロック入力。
20	I	XRCH	LRクロックの極性を決める入力。 “H”：LチャンネルHigh，RチャンネルLow。“L”：LチャンネルLow，RチャンネルHigh。
21	—	V _{DD}	電源端子。
22	O	VBIT	Validity Flag (V-bit) 出力。
23	O	UBIT	User Definable Data (U-bit) 出力。
24	O	CBIT	Channel Status Data (C-bit) 出力。
25	O	EMPH	Emphasis情報の出力。“H”でON。
26	O	COPY	COPY Inhibit情報の出力。“L”でInhibit。
27	O	ID1	ID1出力。
28	O	ID0	ID0出力。

*のついた端子はバリティがエラーの時Hi-Zになります。

〈第1表〉 CXD 1076 Pの端子説明（文献③より引用）

立っている場合、SAA 7220 PBはその音声データを無視して、前後の正しいデータを直線で結んだ値を計算し、差し替えます。

参考までにCDプレーヤに用いら

れている信号処理ICのソニーCXD 1125~35が行なう補間（他社のICも同じ）と、SAA 7220 PBとの差を第3図に示します。実際のCDプレーヤを調べてみますと、じつはVbitはほと

んど立っていません。ヒアリングでもCXD 1076 PとCX 23053の差は聞き取れませんでした。

ちなみにマルチビット時代のフィリップス/マランツ製CDプレーヤの

端子番号	I/O	端子記号	端子説明
1	I	WSAB	ワード・セレクト入力。
2	↑I	CLAB	ビット・クロック入力。
3	I	DAAB	オーディオ・データのシリアル入力。
4	↓I	EFAB	エラー・フラッグ入力。“H”アクティブ。
5	-	n. c.	無接続。
6	↑I	SCAB	サブコードを入力するためのバースト・クロック入力。
7	↓I	SDAB	サブコード入力。
8	-	n. c.	無接続。
9	O	XSYS	256fsのクロック出力。
10	O	XOUT	Xtal出力。
11	I	XIN	Xtal入力、または外部クロック入力。
12	-	Vss	GND端子。
13	I	TEST	TEST以外は開放かVssに接続。
14	O	DOBM	デジタル・アウト。
15	O	DABD	4倍オーバーサンプリング・オーディオ・データ。
16	O	CLBD	ビット・クロック出力。
17	-	n. c.	無接続。
18	O	WSBD	ワード・セレクト (L/Rクロック) 出力。
19	-	n. c.	無接続。
20	-	n. c.	無接続。
21	-	n. c.	無接続。
22	↑I	ATSB	-12dBのアッテネーション。“L”アクティブ。
23	↑I	MUSB	ミュートイング。“L”アクティブ。
24	-	Vdd	電源端子。+5V。

〈第2表〉
SAA 7220
PBの端子説明
(文献⑤より引用、加筆)

↑のついた端子は内部でプルアップされています。
↓のついた端子は内部でプルダウンされています。

デジタル・アウトからは、内部のSAA 7220 PBが補間した豊かな音声データが出力されていました。

ではキーデバイスが決まったところで、入力部から順を追って補足していきましょう。全回路を第4図に示します。

デジタル入力部から DAI レシーバ

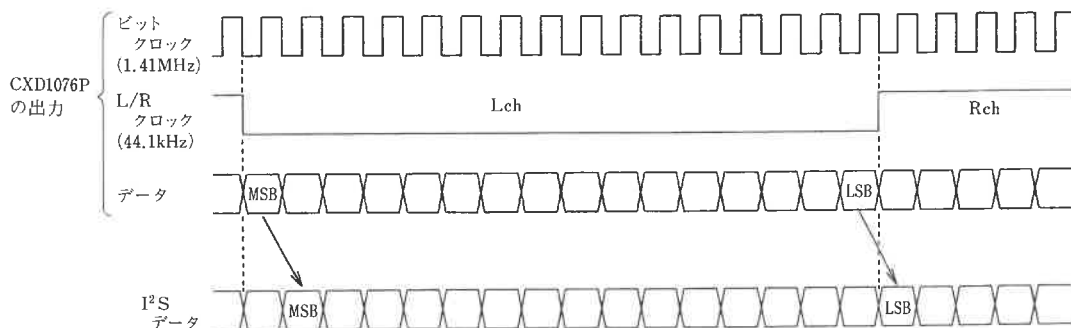
CD プレーヤの同軸デジタル・アウトは、75Ωで終端したときに0.5V_{p-p}(±20%)です。これではCXD 1076 Pの入力レベルより低いため、テ

キサス・インストルメンツのRS 422 レシーバSN 75157でTTLレベルに増幅しています。一般的な74HC(U)04でも、光リンクでもかまいません。

DAI レシーバは前述のように、ソニーのCXD1076 Pです。CX 23053も一部に機能の異なるピンがあるものの、接続は同じままで動作します。ただしVbit端子だけは配線しないでください。なお、両者ともシステム・クロックの他に、約500Hzのクロックが必要です。とくに精度は要求されませんし、同期をとる必要もないので、C-MOSインバータによる簡単な発振回路を組んでいます。回路図の19番ピン、74HC14の部分です(第5図)。

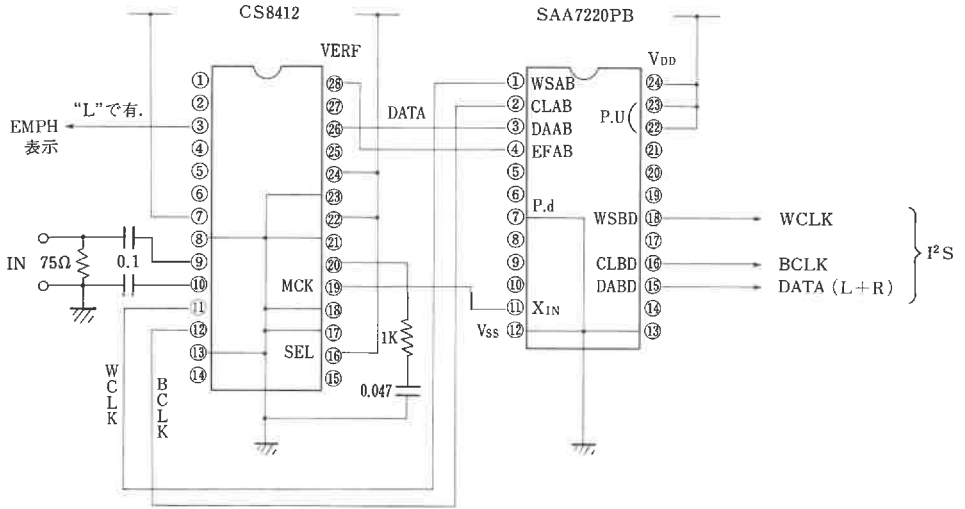
マスター・クロックをCDプレーヤと同期させる方法はいくつかありますが、今回はCXD 1076 Pが作る位相比較用のパルスを利用したPLL回路を組みました。CX 23053/CXD 1076 Pのデータ・シートに載っている回路例のうち、VCO-ICの74LS624を富士通の圧電VCO、FAR-M2SC-12M 288-D 300に置きかえるだけで問題なく動きます。これで1段PLLのままバリメガ・モジュールを導入することができます。

接続する機器によってサンプリング周波数が変わったときには、バリメガ・モジュールの発振周波数も変えなければなりません。リチウム・タンタレートは水晶と同じように機械振動素



〈第6図〉 CXD 1076 PのDATAとビットクロック1個ぶん遅らせてI²SのDATAを作る(文献③、⑤より引用)

〈第7図〉 CS 8412 を
使う場合の回路図、と
いうよりほとんど実体
配線図



子ですから、制御電圧を0から5Vまで変化させても発振周波数は0.7%程度しか動きません。そこでD-300シリーズにはサンプリング周波数32/44.1/48kHzのそれぞれに対応した3個の発振素子が内蔵されていて、14・15番ピンによって切り替えています。最近のDAIレシーバにはサンプリング周波数を表示する機能があるので、自動で切り替える回路も組めますが、CXD1076Pにはできません。手動です。

なおこのクロックは枝分かれさせて、SAA7220PBのシステム・クロックとしても供給します。

そのほかの機能ですが、エンファシスの有無の表示は25番ピンです。エンファシスがかけられていると、このピンがHになります。SAA7220PBにはデジタル・ディエンファシス回路がないため、アナログ部で組んでいます。

また、入力途切れたり同期がとれないときには13番ピンがHになりますので、反転してSAA7220PBにミュートをかけてノイズを防ぎます。

I²S インターフェース

フィリップスのデジタル・オーディオ

ィオ用ICは、独自のI²S (Inter IC Sound) フォーマットで動作します。このため、CXD1076Pの出力をそのままSAA7220PBに入力することはできません。両者の出入カタイミングを比較すると、CXD1076PのDATAをビットクロック1個ぶん遅らせれば良いことが分かります(第6図)。このような図を「タイミング・チャート」といい、各信号が相互にどのような関係にあるのかを示しています。これが読めるようになれば、各社のデジタル・オーディオ用デバイスを自由に組み合わせることが出来ます。タイミングをそろえるために用い

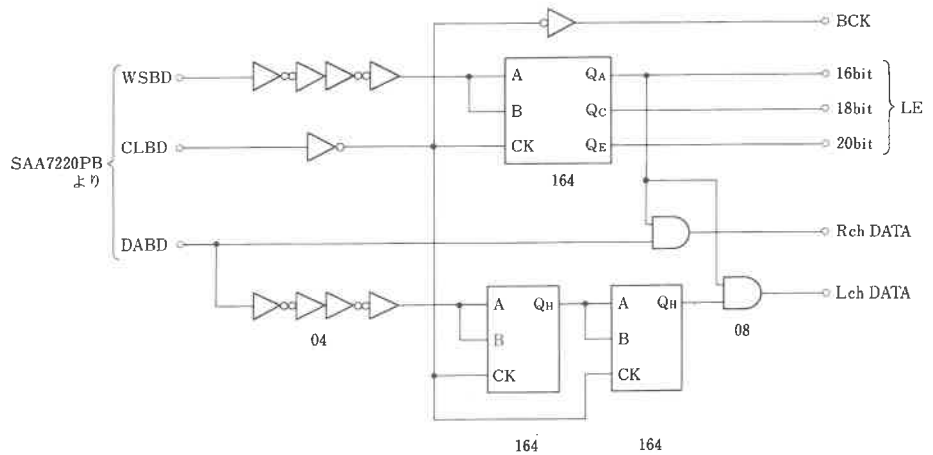
られるのは、ラッチやシフトレジスタなどのロジックICです。デジタル・オーディオに使われる品種は限られていますので、参考書を1冊購入すれば動作を理解できると思います。

CXD1076P/CX23053が入手できないかたには、旭化成/クリスタルのCS8412をおすすめします。内蔵VCOのジッターが低く設計されていますので、バリメガ・モジュールとの2段PLLを組むくらいならそのままのほうが良さそうです。また、I²S出力をもっているためSAA7220PBと直結するのが便利です。さらにはRS422レシーバ内蔵と、いたれりつく



●電源部のクローズアップ

〈第8図〉
 I^SS → PCM インター
 フェース (17 個目以後
 の DATA は 0 を出力
 しており、PCM 63 P
 などの 20 bit DAC が
 接続できる)



せりです (第7図)。

SAA 7220 PB の出力も、もちろん I^SS フォーマットです。同じフィリップスの TDA 1541 A などは直結できますが、他社の DAC にはインターフェースが必要になります。そこで第8図のような回路を設計しました。なんと 23 bit ! の DAC まで接続することができます。17 bit 目以降のデータは 0 ですから正味は 16 bit のままですが、16 bit DAC は設計が古いものは多く、最新の 20 bit DAC を使えるメリットは大きいと思います。

実装と調整

プリント基板については、写真を参考にしてください。両面基板の部品面をベタアースにしたものです。ノイズ対策上、穴開きユニバーサル基板はおすすめできません。

電源は 3 端子レギュレータによる単一の +5 V です。SAA 7220 PB の消費電力が約 1 W と大きいので、3 端子レギュレータはもちろん SAA 7220 PB 自体の発熱にも気をつけてください。

IC ごとに必ず、デカップリング用の 0.01~0.1 μF の積層セラミック・コンデンサをつけてください。ブロックごとに数 μF のタンタル・コンデンサや EMI フィルタをつけることも、ノイズ

対策になります。

そのほかのコンデンサのうち、ループレフィルタと C-MOS 発振回路には周波数特性と温度特性がそこそこ良いものを選んでください。

調整は CXD 1076 P の PLL 回路だけです。オシロスコープを 13 番ピンにつなぎ、CD プレーヤを接続して 6 番ピンの 5 kΩ を回します。ロックすると L になりますので、その範囲の中央に合わせます。念のためにオシロスコープで各出力波形を確認してから、D/A コンバータをつなぎましょう。

おわりに

以上で私が担当したパートの説明はおわります。いよいよ来月から、別府俊幸氏による D/A 変換部の解説が始まります。

ところで私は、師匠の忠告に耳をかさずに自作 1 作目に 1 bit DAC を選んでしまって、ひどく遠回りをしました。本誌にも何回か投稿したように、いずれはモノになるだろうと思って格闘してきたのですが、結局のところ TDA 1541 A ほどリアリティのある音を引き出すことはできなかったのです。今後 1 bit DAC に再挑戦することはないと思います。

マルチビット DAC にしてもメーカ

ーごとに音色が異なります。概して外づけ部品の少ないタイプほど固有の音色がぬげず、TDA 1541 A のように膨大な部品に囲まれているタイプのほうが、音のコントロールに自由度があります。優秀なスタッフに囲まれてこそ才能を発揮する、天才肌の DAC です。使いにくいといえれば使いにくいのですが、おだてればホームランを打ちます。

別府監督の手腕にご期待ください!

(つづく)

(*参考・引用文献)

- ① 「自作派がこだわるデジタル・プロセッサの製作」別府俊幸
「ラジオ技術」FEB. 1989~SEP. 1990
- ② 「サンスイ AU-α 777 DG の特徴」
杉浦直勝「ラジオ技術」DEC. 1988
- ③ 「CXD 1076 P/CX 23053 データ・シート」
ソニー
- ④ 「圧電 VCO データ・シート」富士通
- ⑤ 「SAA 7220 データ・シート」
フィリップス
- ⑥ 「デジタルオーディオに強くなろう」筒井健夫
「エレクトロニクスライフ」NOV. 1988
- ⑦ 「デジタル・オーディオのデータ処理のしくみ」清水目和年
「ラジオ技術」DEC. 1992